

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl. 6	(11) 공개번호	특 1998-040330
G02F 1 / 136	(43) 공개일자	1998년 08월 17일
(21) 출원번호	특 1996-059509	
(22) 출원일자	1996년 11월 29일	
(71) 출원인	현대전자산업 주식회사 김영환	
(72) 발명자	경기도 이천시 부팔읍 아미리 산 136-1 이석열	
	경기도 안양시 동안구 평안동 현대 5차아파트 103-301 이승희	
(74) 대리인	경기도 이천시 창전동 49-1 현대아파트 102-1206 최홍순	
심사청구 : 있음		
(54) 액정 표시 소자 및 그 제조방법		

요약

본 발명은 액정 표시 소자의 개구율을 향상시킬 수 있는 IPS(In Plane Switching) 모드의 액정 표시 소자 및 그 제조방법을 제공하는 것을 목적으로 한다.

본 발명의 구성은, 투명한 절연성 기판상부에 형성되는 복수의 게이트 라인; 상기 게이트 라인과 동일 선상에 위치하고, 투명하며, 게이트 라인에 근접 배치되고 수개의 브랜치가 등간격으로 형성된 카운터 전극; 카운터 전극상에 일정 거리를 두고 배치되고, 게이트 라인과 일부로 오버랩되고, 게이트 라인과 오버랩된 일측으로 부터, 상기 카운터 전극의 브랜치와 동일한 길이를 갖는 브랜치가 형성되고, 상기 브랜치의 끝단이 연결된 픽셀 전극; 픽셀 전극과 일단이 연결된 박막 트랜지스터; 박막 트랜지스터의 타단과 연결된 데이터 라인을 포함하며, 픽셀 전극의 브랜치는, 상기 카운터 전극의 브랜치 사이의 공간-사이로 연장되고, 픽셀 전극의 브랜치는 카운터 전극의 사이의 공간측과 동일한 폭으로 형성되어, 카운터 전극의 브랜치 사이로 연장 형성된다.

대표도

도 4a

명세서

도면의 간단한 설명

도 1 은 종래의 IPS 모드의 액정 표시 소자의 하부 유리 기판의 평면도.

도 2 는 도 1의 하부 유리 기판을 II-II' 선으로 절단하여 나타낸 단면.

도 3 은 종래의 액정 표시 소자의 전극에 일정한 전압의 인가시, 투과율을 보여주는 도면.

도 4A 내지 4C은 본 발명에 따른 IPS 모드의 액정 표시 소자의 하부 유리 기판을 보여주는 평면도.

도 5 는 도 4의 하부 유리 기판을 V-V' 선으로 절단하여 나타낸 단면도.

도 6 은 본 발명에 따른 액정 표시 소자에 일정한 전압 인가시, 투과율을 보여주는 도면.

* 도면의 주요 부분에 대한 부호의 설명

1 : 하부 유리 기판, 2A : 게이트 라인, 2A : 게이트 전극, 2B : 카운터 전극, 2B-2, 2B-3, 2B-4 : 카운터 전극의 브렌치, 3 : 게이트 절연막, 4 : 반도체층, 5A : 데이터 라인, 5B : 드레인 전극, 5C : 픽셀 전극, 52,53,54,55 : 픽셀 전극의 브렌치

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 소자 및 그 제조방법에 관한 것으로, 보다 구체적으로는 액정 표시 소자의 개구율을 향상시킬 수 있는 IPS(In Plane Switching) 모드의 액정 표시소자 및 그 제조방법에 관한 것이다.

일반적으로, 액정 표시 소자는 텔레비전, 그래픽 디스플레이등의 표시소자를 구성하고, 특히 액티브 매트릭스형의 액정 표시 장치는 고속 응답 특성을 갖으며, 높은 회소수에 적합하여 디스플레이 화면의 고화질화, 대형화, 컬러 화현현등을 실현하는데 크게 기여하고 있다.

이러한 액정 표시 소자는, 투명한 한쌍의 유리 기판, 적어도 하나의 기판에 형성되는 박막 트랜지스터의 픽셀 전극이 형성되고, 다른 하나의 기판에는 컬러 필터와 카운터 전극이 형성되며, 한쌍의 유리기판 사이에는 액정 물질이 봉입되어 이루어진다.

여기서, 최근 많이 이용되는 액정으로는, 광학 특성이 우수한 트위스트 네메틱 모드(twist nematic mode: 이하 TN) 액정이 이용되는데, 꼬인 네메틱 모드는 90°의 꼬임 각도를 가지고 있고, 액정 분자가 상하의 유리 기판면에 평행하게 배열되거나, 배열 방향이 양쪽 기판에서 90° 차이가 있으므로, 전체의 분자 배열이 두기판사이에 연속적으로 90° 변형이 생기도록 배열되고, 액정 전압이 인가 되었을시, 전체는 대항하는 두 기판면에 수직으로 형성된다.

그런데, 이러한 TN 구조의 액정 표시 소자는 시야각을 좁게한다는 고질적인 문제점을 지니고 있다.

따라서, 종래에는 상부 유리 기판에 형성되었던 카운터 전극을 하부 유리 기판에 형성하여, 전계의 인가시, 수평한 전계

시 소자는, 하부 유리 기판(1) 상부에 영상을 주사하기 위한 행 방향의 게이트 라인(2A)과, 게이트 라인(2A)과 동일 면에 형성되고, 일정 거리만큼 이격되어 배치된 카운터 전극(28)이 형성된다. 이 카운터 전극(26)은 액정을 일정 시간동안 유지하기 위한 느조 용량의 역할을 겸하며, 그 형태는 1자 형상이 되도록 형성된다. 결과물 상부에는 도면에 도시되지 않았지만 하부의 게이트 라인(2A)과, 이후에 형성되어질 물질들과의 전기적 절연을 도모하기 위하여, 게이트 절연막(도시되지 않음)이 형성되고, 게이트 라인(2A)을 포괄하는 게이트 절연막의 소정 부분에는 박막 트랜지스터의 채널 역할을 하는 반도체층(4)이 형성된다. 그리고, 데이터 라인(5A)과 픽셀 전극(58)은 동일 평면상에 형성되는데, 그중 데이터 라인(5A)은 게이트 라인(2A)과 수직으로 교차되고, 게이트 라인(2A)상부의 반도체층(4)과 소정 부분 오버랩되어, 소오스 전극(5A-1)을 이루며, 픽셀 전극(58)은 액정 표시 소자의 단위셀을 한정할 수 있도록 □자 형태로 형성되며, 카운터 전극(28)의 게이트 라인(2A)과 평행인 면에 대하여는 게이트 절연막을 사이에 두고 오버랩 되도록 형성되며, 이 사각의 픽셀 전극(58)중 반도체층(4)과 인접한 모서리 부분은 반도체층(4)과 일부 오버랩되도록 일부 연장되어 드레인 전극(58-1)이 형성된다.

도 1의 II-II' 선으로 절단하여 나타낸 도면이 도 2에 도시되어 있다. 도 2에 도시된 바와 같이, 투명한 하부 유리 기판(1) 상부에는 알루미늄, 티타늄, 탄탈륨, 크롬등과 같은 불투명 금속층이 증착되고, 이 불투명 금속층은 소정의 형태로 패턴닝되어, 게이트 라인(도시되지 않음)과 카운터 전극(28)이 형성된다. 이후에 형성되어질 금속 라인과 절연도도록 게이트 절연막(3)이 형성된다. 이 게이트 절연막(3)은 2층으로 형성되거나, 금속 산화막으로 형성된다. 이어서, 게이트 절연막(3) 상부에 불투명 금속층이 소정 두께로 증착되고, 도 1에서의 데이터 라인(5A) 및 픽셀 전극(58)의 형태로 패턴닝하여 하부 유리 기판이 형성된다.

발명이 이루고자하는 기술적 과제

그러나, 종래의 IPS 모드의 액정 표시 소자는 카운터 전극(28)과 픽셀 전극(58)이 동일 기판에 형성되어, 평행인 전계가 형성됨으로써 시야각이 우수하다는 직점을 지니고 있으나, 카운터 전극(26)과 픽셀 전극(58)의 상단에서의 전계는 도 2에 도시된 바와 같이, 포물선의 형태를 취하므로, 전극 상부에 존재하는 액정들은 액정이 구동되는 각도인 45° 범위로 틀어지지 않으므로, 응답 속도 및 투과율이 저하된다. 즉, 종래의 액정 표시 소자에 8V 전압이 인가되면, 도 3에 도시된 바와 같이, 50ms의 경과시 투과율이 22% 정도 밖에 되지 않는 결과를 초래하게 된다. (도 3에서, X 영역은 하부 기판의 전압 인가에 따른 투과율을 나타낸 것이고, Y 영역은 하부 기판을 개략적으로 나타낸 것이다.)

더구나, 카운터 전극(28)과 픽셀 전극(58)이 모두 불투명한 금속으로 형성되어 있으므로, 액정 표시 소자의 개구율을 가리게 되어, 액정 표시 소자의 개구율을 저하시키게 되는 문제점이 발생하게 된다.

따라서, 본 발명의 목적은, 하부 기판의 카운터 전극과 픽셀 전극에 전압을 인가하여 액정을 구동시킬때, 전극 상부에 존재하는 액정을 효과적으로 구동도록 하여, 액정 표시 소자의 투과율 및 응답 속도를 개선할 수 있는 액정 표시 소자 및 그 제조방법을 제공하는 것이다.

또한, 본 발명의 다른 목적은, 액정 표시 소자의 카운터 전극과 픽셀 전극을 투명한 소재로 형성하여, 액정 표시 소자의 개구율을 향상시킬 수 있는 액정 표시 소자 및 그 제조방법을 제공하는 것이다.

발명의 구성 및 작용

상기한 본 발명의 목적을 달성하기 위하여, 투명한 절연성 기판상부에 형성되는 복수의 게이트 라인: 상기 게이트 라인과 동일 선상에 위치하고, 투명하게, 게이트 라인에 근접 배치되고 수개의 브랜치가 등간격으로 형성된 카운터 전극: 상기 카운터 전극상에 일정 거리를 두고 배치되고, 게이트 라인과 일부분 오버랩되고, 게이트 라인과 오버랩된 일측으로부터, 상기 카운터 전극의 브랜치와 동일한 길이로 갖는 브랜치가 형성되고, 상기 브랜치의 끝단이 연결된 픽셀 전극: 상기 픽셀 전극과 일단이 연결된 박막 트랜지스터: 상기 박막 트랜지스터의 타단과 연결된 데이터 라인을 포함하며, 상기 픽셀

전극의 브랜치는, 상기 카운터 브랜치 사이의 공간 사이로 연장되고, 상기 픽셀 전극의 브랜치는 카운터 전극의 사이의 연장 형성된 것을 특징으로 한다.

또한, 본 발명은, 투명한 절연성 기판상부에 형성되는 복수의 게이트 라인; 상기 게이트 라인과 일체로 형성되고, 수개의 브랜치가 등간격으로 형성된 카운터 전극; 상기 카운터 전극상에 일정 거리를 두고 배치되고, 게이트 라인과 일부만 오버랩되고, 게이트 라인과 오버랩된 일측으로 부터, 상기 카운터 전극의 브랜치와 동일한 길이를 갖는 브랜치가 형성되고, 상기 브랜치의 끝단이 연결된 픽셀 전극; 상기 픽셀 전극과 끝단이 연결된 박막 트랜지스터; 상기 박막 트랜지스터의 리드단과 연결된 데이터 라인을 포함하며, 상기 픽셀 전극의 브랜치는, 상기 카운터 전극의 브랜치 사이의 공간 사이로 연장되고, 상기 픽셀 전극의 브랜치는 카운터 전극의 사이의 공간폭과 동일한 폭으로 형성되어, 카운터 전극의 브랜치 사이로 연장 형성된 것을 특징으로 한다.

또한, 본 발명의 액정 표시 소자의 제조방법은, 투명성 유리 기판상에 게이트 라인과, 다수개의 브랜치를 포함하는 제 1 카운터 전극을 형성하는 단계; 상기 유리 기판상부에 게이트 절연막을 형성하는 단계; 상기 게이트 라인을 포함하는 게이트 절연막 상부의 소정 부분에 반도체층을 형성하는 단계; 상기 카운터 전극이 형성된 부분에 다수개의 브랜치를 포함하는 픽셀전극을 형성하는 단계; 상기 금속층을 증착하고, 패터닝하여, 반도체층의 일부와 오버랩되는 소오스전극과 일체인 데이터라인과 상기 픽셀 전극과 반도체층을 접속하는 드레인 전극을 형성하는 단계를 포함한다.

본 발명에 의하면, 카운터 전극과 픽셀 전극이 동일 기판에 형성되는 IPS 모드의 액정 표시 소자에서, 개구면에 형성되는 카운터 전극과 픽셀 전극을 맞설 형태로 형성하고, 이 카운터 전극과 픽셀 전극의 맞서 또는 브랜치 부분들간에 간격을 두지 않고 상입도록 형성함으로써, 액정 표시 소자의 투과율과 응답 속도를 크게 개선할 뿐 아니라, 카운터 전극과 픽셀 전극 및 게이트 라인을 투명 전도층을 형성함으로써, 액정 표시 소자의 개구율이 크게 개선된다.

[실시예]

이하 첨부된 도면에 의거하여 본 발명의 바람직한 실시예를 자세히 설명하도록 한다.

첨부된 도면 도 4은 본 발명에 따른 액정 표시 소자의 평면도이고, 도 5는 도 4의 V-V' 선으로 절단하여 나타난 액정 표시 소자의 단면도이고, 도 6은 본 발명에 따른 액정 표시 소자에 일정한 전압 인가시, 투과율을 보여주는 단면도이며, 종래와 동일한 부분에 대하여는 동일한 부호를 부여하도록 한다.

먼저, 도 4A에 도시된 바와 같이, 하부 유리 기판(1) 상부에 영상을 주사하기 위하여 행방향으로 복수개의 게이트 라인(2A)이 형성되고, 게이트 라인(2A)과 동일 면에 형성되고, 일정 거리만큼 이격되어 배치된 카운터 전극(2B-1)이 형성된다. 여기서, 카운터 전극(2B-1)은 액정을 일정 시간동안 유지하기 위한 보조 용량(storage capacitance)의 역할을 겸하며, 등간격으로 배치된 수개의 브랜치(2B-2, 2B-3, 2B-4, 2B-5...)를 포함하도록 형성된다. 그리고, 상기 게이트 라인(2A)과 카운터 전극(2B)은 동일한 투명 전도층 예컨대, ITO 전극으로 형성될 수도 있고, 게이트 라인(2A)은 별도로 불투명 금속층으로 형성할 수 있다.

이어서, 게이트 절연막(도시되지 않음)은 게이트 라인 및 카운터 전극과 이후에 진행되어질 금속 물질과 절연되도록 절고, 상부에 형성되고, 게이트 라인(2A)의 소정 부분을 포함하도록 게이트 절연막 상부에 반도체층(4)이 형성된다. 도 4B에 도시된 바와 같이, 투명 전도층으로 픽셀 전극(50)이 형성된다. 이 픽셀 전극(50)은 카운터 전극(2B-1)상에 일정 거리를 두고 배치되고, 게이트 라인(2A)과 일부만 오버랩되고, 게이트 라인(2A)과 오버랩된 일측으로 부터 상기 카운터 전극의 브랜치(2B-2, 2B-3, 2B-4, 2B-5...)와 동일한 길이를 갖는 브랜치가 형성되고, 상기 브랜치(52, 53, 54, 55)의 끝단이 연결된다. 여기서, 픽셀 전극(50)의 브랜치(52, 53, 54, 55)는, 상기 카운터 전극(2B-1)의 브랜치(2B-2, 2B-3, 2B-4, 2B-5...) 사이의 공간으로 연장되고, 카운터 전극(2B-1)의 브랜치(2B-2, 2B-3, 2B-4, 2B-5...) 사이의 공간 폭과 동일한 폭으로 형성되어, 카운터 전극의 브랜치(2B-2, 2B-3, 2B-4, 2B-5...) 사이로 연장 형성된다.

도 4C는 하부 기판이 완성된 도면으로, 반도체층(4)과 일부만 오버랩되는 소오스 전극(5A-1)과 일체형인 데이터 라인(5A)은 게이트 라인(2A)과 수직 교차되고, 반도체 층(4)와 일부 오버랩되도록 형성되고, 이와 동시에, 드레인 전극(5B-1)은

된다.

도 5는 도 4C의 액정 표시 소자의 하부 유리 기판을 V-V' 선으로 절단하여 나타낸 단면도로서, 도 5를 참조하여, 하부 유리 기판(1) 상부에 제 1 투명 전도층(예를 들어, ITO(indium tin oxide)층)이 증착되고, 소정의 형태로 패터닝되어, 게이트 라인(도시되지 않음)과 다수개의 패턴들을 구비하는 카운터 전극(2B-2, 2B-3, 2B-4, 2B-5...)이 형성된다. 상기 공정에서, 게이트 라인을 투명 전도층을 형성하였지만, 본 발명에서는 게이트 라인(2A)을 전도 특성이 우수한 불투명 금속층(예를 들어, 크롬, 탄탈, 알루미늄등의 금속으로 형성한 후, 카운터 전극(2B)만을 투명 전도층으로 형성할 수도 있다.

이어서, 결과물 상부에는 게이트 절연막(3)이 소정 두께로 증착되고, 제 2 투명 전도층이 소정 두께로 게이트 절연막 상부에 증착된다. 이때, 게이트 절연막을 증착하는 공정과, 제 2 투명 전도층을 증착하는 공정사이에, 도면에는 도시되지 않았지만, 액정 표시 소자의 주변 구동 회로와 액정 표시 소자의 패드간을 연결시키기 위한 패드 오픈 공정이 추가적으로 실시된다.

그 후에, 제 2 투명 전도층은 전단계에서 형성된 일정 간격을 갖는 패턴으로 이루어지는 카운터 전극 사이에 존재하도록 패터닝하여, 브렌치(52, 53, 54, 55)를 구비한 픽셀 전극(50)이 형성된다. 이 픽셀 전극(52, 53, 54, 55)은, 하부의 카운터 전극(2B-2, 2B-3, 2B-4, 2B-5...)과의 폭간의 차가 없이 형성된다.

그리고나서, 데이터 라인을 불투명 전도층이 결과물 상부에 증착되고, 투명 픽셀 전극의 양 끝단에 위치하는 부분(52, 53)와 일정 거리 만큼 이격되도록 패터닝 되어, 데이터 라인(5A)이 형성된다.

도 6은 상기와 같이 형성되어진 액정 표시 소자의 전극에 일정 전압이 인가될때, 응답 속도에 따른 투과율을 보여주는 도면으로서, X 영역은 하부 유리 기판의 전극에 전압이 인가될때 따른 투과율이 나타낸 것이고, Y 영역은 하부 유리 기판(1)이 단면을 개략적으로 나타낸 것으로서, Y 영역에 도시된 것과 같이, 본 발명에 따라, 개구면에 존재하는 픽셀 전극(52, 53, 54, 55)과, 카운터 전극(2B-2, 2B-3, 2B-4, 2B-5...)은 투명성 전도층으로 형성하고, 카운터 전극과는 간격을 두지 않고, 다수개의 가는 빗살 형태로 형성함에 따라, 종래에 100ms에서, 30% 이하의 투과율을 보였지만, 본 발명의 구조에서는 50 ms 일때, 약 43% 이상의 투과율을 보임으로써, 액정 표시 소자의 빠른 응답 속도와 투과율 개구율이 현저히 개선된다.

발명의 효과

이상에서 자세히 설명되어진 바와 같이, 본 발명에 의하면, 카운터 전극과 픽셀 전극이 동일 기판에 형성되는 IPS 모드의 액정 표시 소자에서, 개구면에 형성되는 카운터 전극과 픽셀 전극을 브렌치 형태로 형성하되, 이 카운터 전극과 픽셀 전극이 브렌치 부분들은 서로 간격을 두지 않고 삼입 가능하도록 형성함으로써, 액정 표시 소자의 투과율과 응답 속도가 크게 개선될 뿐 아니라, 카운터 전극과 픽셀 전극 및 게이트 라인을 투명 전도층을 형성함으로써, 액정 표시 소자의 개구율, 이 크게 개선된다.

(57) 청구의 범위

청구항 1. 투명한 절연성 기판상부에 형성되는 복수의 게이트 라인; 상기 게이트 라인과 동일 선상에 위치하고, 투명하며, 게이트 라인에 근접 배치되고 수개의 브렌치가 등간격으로 형성된 카운터 전극; 상기 카운터 전극상에 일정 거리를 두고 배치되고, 게이트 라인과 일부분 오버랩되고, 게이트 라인과 오버랩된 일측으로 부터, 상기 카운터 전극의 브렌치와 동일한 길이를 갖는 브렌치가 형성되고, 상기 브렌치의 끝단이 연결된 픽셀 전극; 상기 픽셀 전극과 일단이 연결된 박막 트랜지스터; 상기 박막 트랜지스터의 타단과 연결된 데이터 라인을 포함하며, 상기 픽셀 전극의 브렌치는, 상기 카운터 전극의 브렌치 사이의 공간 사이로 연장되고, 상기 픽셀 전극이 브렌치는 카운터 전극의 사이의 공간쪽과 동일한 폭으로 형성되어, 카운터 전극의 브렌치 사이로 연장 형성된 것을 특징으로 하는 액정 표시 소자

청구항 2. 제 1 항에 있어서, 상기 게이트 라인은 투명 금속층으로 이루어지는 것을 특징으로 하는 액정 표시 소자.

청구항 3. 제 1 항에 있어서, 상기 카운터 전극의 브랜치의 개수는 2개 내지 6개 인 것을 특징으로 하는 액정 표시 소자.

청구항 4. 제 1 항에 있어서, 상기 픽셀 전극의 브랜치 끝단을 연결하는 부분은 상기 카운터 전극과 오버랩되는 것을 특징으로 하는 액정 표시 소자.

청구항 5. 투명한 절연성 기판상부에 형성되는 복수의 게이트 라인; 상기 게이트 라인과 일체로 형성되고, 수개의 브랜치가 등간격으로 형성된 카운터 전극; 상기 카운터 전극상에 일정 거리를 두고 배치되고, 게이트 라인과 일부분 오버랩되고, 게이트 라인과 오버랩된 일측으로 부터, 상기 카운터 전극의 브랜치와 동일한 길이를 갖는 브랜치가 형성되고, 상기 브랜치의 끝단이 연결된 픽셀 전극; 상기 픽셀 전극과 일대일 연결된 박막 트랜지스터; 상기 박막 트랜지스터의 타 단과 연결된 데이터 라인을 포함하여, 상기 픽셀 전극의 브랜치는, 상기 카운터 전극의 브랜치 사이의 공간 사이로 연장되고, 상기 픽셀 전극의 브랜치는 카운터 전극의 사이의 공간쪽과 동일한 쪽으로 형성되어, 카운터 전극의 브랜치 사이로 연장 형성된 것을 특징으로 하는 액정 표시 소자.

청구항 6. 제 5 항에 있어서, 상기 게이트 라인과 카운터 전극은 투명 금속층으로 이루어지는 것을 특징으로 하는 액정 표시 소자.

청구항 7. 제 5 항에 있어서, 상기 카운터 전극의 브랜치의 개수는 2 내지 6인 것을 특징으로 하는 액정 표시 소자.

청구항 8. 제 5 항에 있어서, 상기 픽셀 전극의 브랜치 끝단을 연결하는 부분은 상기 카운터 전극과 오버랩되는 것을 특징으로 하는 액정 표시 소자.

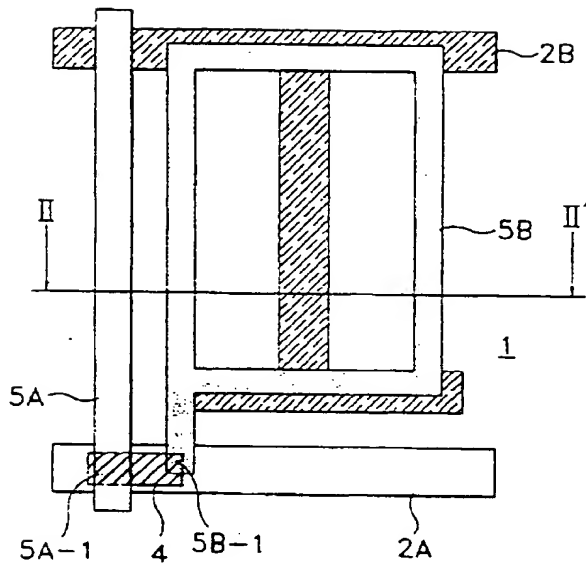
청구항 9. 투명성 유리 기판상에 게이트 라인과, 다수개의 브랜치를 포함하는 제 1 카운터 전극을 형성하는 단계; 상기 유리 기판상부에 게이트 절연막을 형성하는 단계; 상기 게이트 라인을 포함하는 게이트 절연막 상부의 소정 부분에 반도체층을 형성하는 단계; 상기 카운터 전극이 형성된 부분에 다수개의 브랜치를 포함하는 픽셀전극을 형성하는 단계; 상기 금속층을 증착하고, 패터닝하여, 반도체층의 일부와 오버랩되는 소오스 전극과 일체인 데이터 라인과 상기 픽셀 전극과 반도체층을 접속하는 드레인 전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정 표시 소자의 제조방법.

청구항 10. 제 9 항에 있어서, 상기 게이트 라인과 카운터 전극을 형성하는 단계는, 하루 유리 기판 상부에 투명 금속층을 형성하는 단계; 상기 투명 금속층을 패터닝하여 게이트 라인 및 카운터 전극으로 패터닝하는 단계를 포함하는 것을 특징으로 하는 액정 표시 소자의 제조방법.

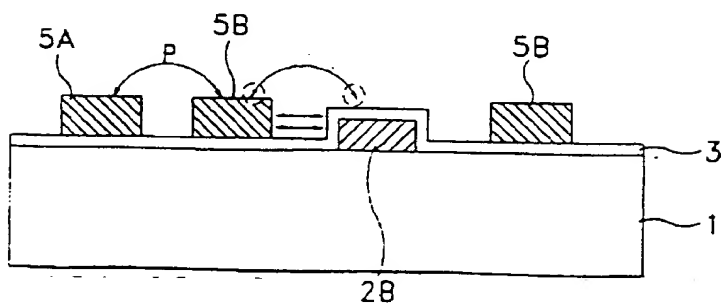
청구항 11. 제 7 항에 있어서, 상기 투명 금속층은 ITO층인 것을 특징으로 하는 액정 표시 소자의 제조방법.

청구항 12. 제 10 항에 있어서, 상기 픽셀 전극을 형성하는 단계에서, 픽셀 전극은 투명 금속층으로 형성하는 것을 특징으로 하는 액정 표시 소자의 제조방법.

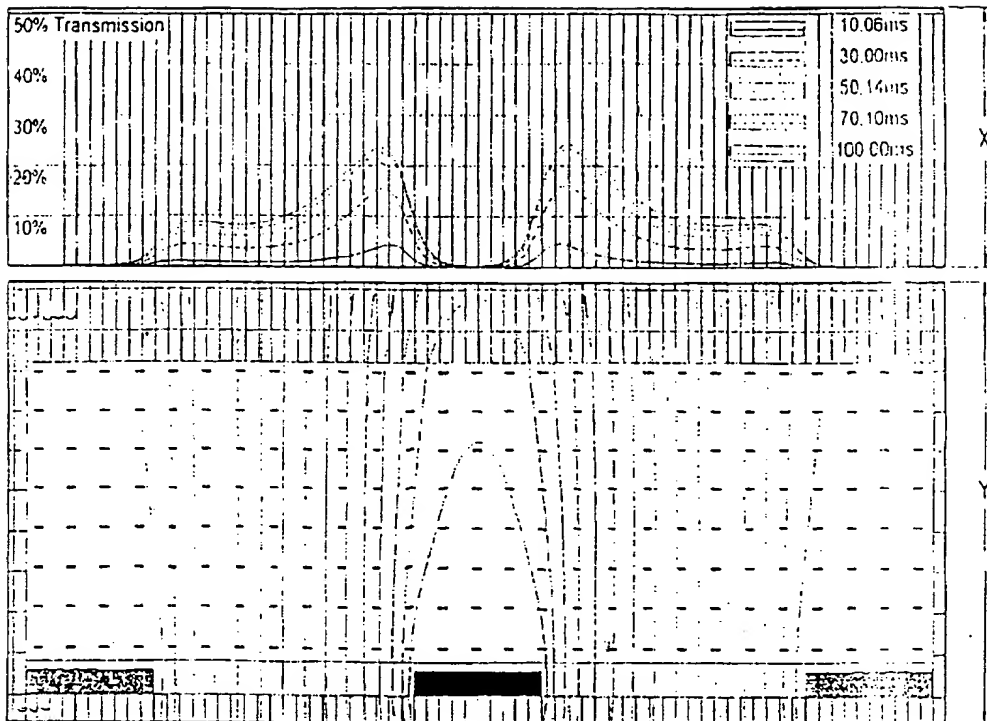
도면



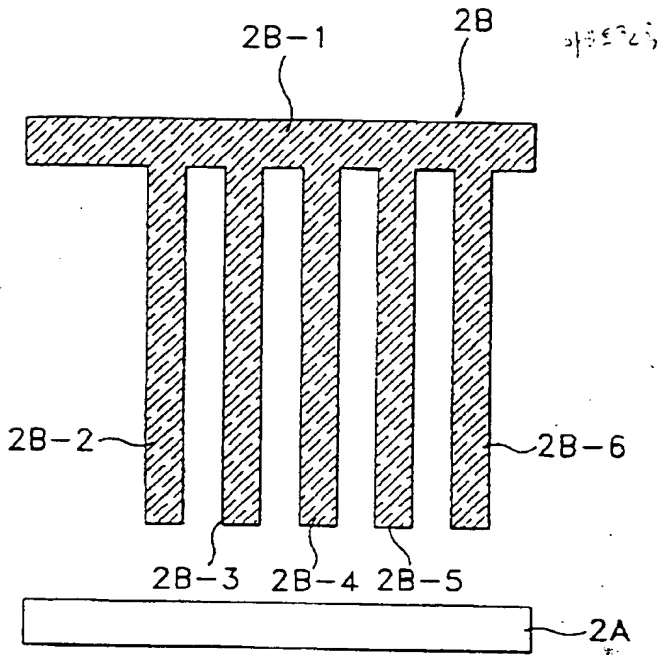
도면2



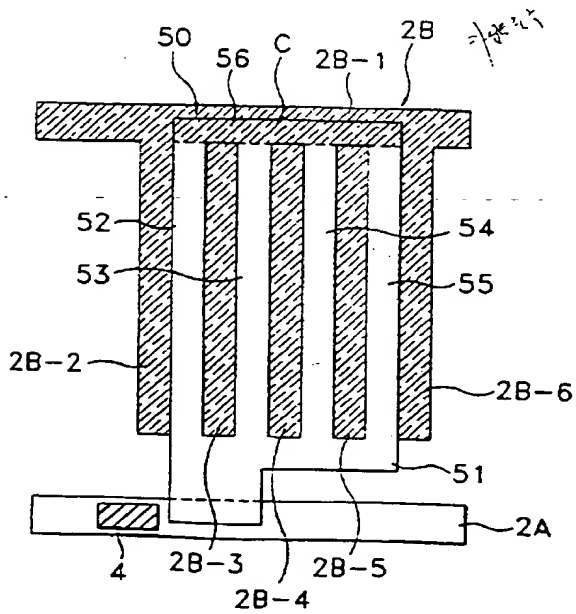
도면3

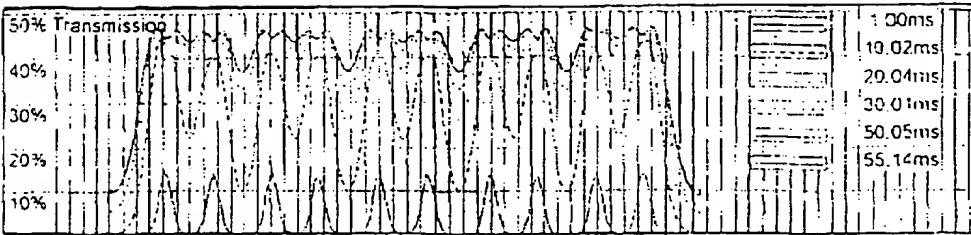


도면 4a

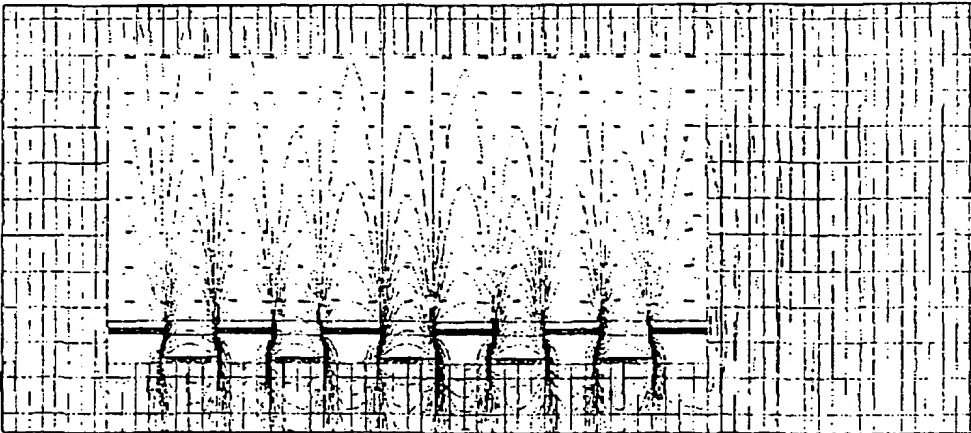


도 4b





X



Y